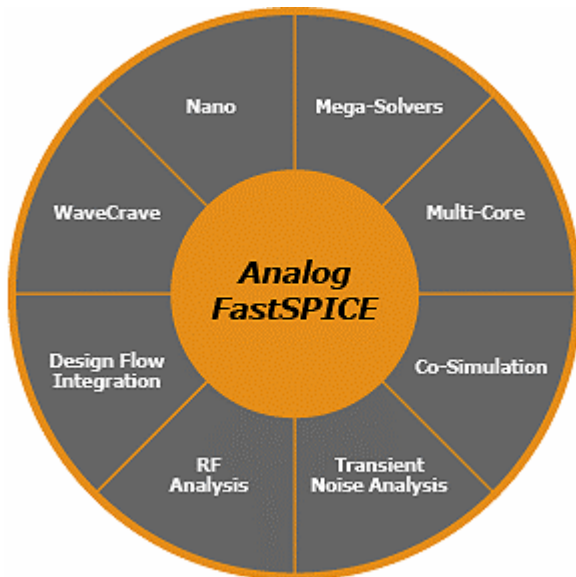


## Analog FastSPICE™ Platform

Analog FastSPICE™ Platform (AFS Platform) はアナログ、ミックスシグナルおよび RF (AMS/RF) 設計チームに最高の精度、パフォーマンス、キャパシティ、機能性を提供する統合された回路検証プラットフォームです。AFS Platform はフル SPICE 精度、5 倍-20 倍優れたパフォーマンス、1000 万素子以上のキャパシティと高度な解析機能を提供します。ブロックレベルから回路全体の検証まで、AFS Platform を使用する AMS/RF 設計チームは従来の回路および RF シミュレーションツールと比較して 2 倍以上高速に回路を設計、検証すると同時に、格段に詳細な検証を行うことができます。



AFS Platform はモジュール構造の単一実行形式で実装されており、設計の規模、複雑さ、解析の種類を問わず従来の SPICE と常に同一の波形を保証します。このモジュール性によりすべての構成要素を独立して最適化しつつ、すべての機能がシームレスに連動します。

ブロックレベルにおいて AFS Platform は唯一のナノメータ精度のデバイスノイズ解析として最も高速な繰り返し検証を可能にし、比類のないコーナー解析および変動解析機能を提供します。ADC、PLL、SerDes 等の複雑なブロックは詳細な寄生およびデバイスノイズ効果を考慮した長いランタイムが必要であり、これは AFS Platform にしかできない解析です。さらに、AFS Platform の 1000 万素子を超えるキャパシティおよびパフォーマンスは回路全体の DC 動作点生成およびパフォーマンスシミュレーションを可能にし、複雑なパッケージモデルやトップレベルのデジタルロジックの HDL コシミュレーションにも対応しています。

### 2 倍の検証効率向上

AFS Platform は主要なカスタム設計環境にタイトに統合されており、主要な SPICE ネットリストフォーマットおよびモデル、標準の出力形式をサポートしています。AFS Platform はパフォーマンス、キャパシティ、機能性のいずれにおいても精度を犠牲にすることはありません。生産性の向上により、5 倍から 20 倍高速な TAT とあらゆる物理効果の徹底した解析が可能になり、設計チームは全体の検証効率を 2 倍向上できることが実証されています。

#### ブロックレベル設計

- 5 倍-10 倍高速な過渡解析
- 5 倍-10 倍高速な周期解析
- デバイスノイズの詳細な影響
- 厳密なキャラクタライゼーション

#### 複雑なブロックの検証

- 5 倍-20 倍高速な過渡解析
- 寄生素子の詳細な影響
- デバイスノイズの影響
- HDL コシミュレーション

#### 回路全体の検証

- 1000 万要素のキャパシティ
- 目標性能シミュレーション
- ブロック間検証
- シリコンパッケージ解析

回路	素子数	MOS	SPICE	BDA	スピードアップ
RFIC トップレベル	4.2M	3.7M	DNC*	9 日間	無限大
トランシーバ回路全体	2.1M	350K	DNC*	1.5 日間	無限大
抽出された PLL	3.7M	81K	DNC*	4.7 日間	無限大
802.11 トランシーバ	150K	100K	DNC*	<6 時間	無限大
シグマデルタ ADC (3rd)	64K	15K	5 日間	4.5 時間	25 倍
DC:DC コンバータ	38.6K	33.4K	6.5 日間	18 時間	8.6 倍
PLL (65nm), 50-60 コーナー	13.6K	7.3K	7 日間	20 時間	8.4 倍
Amplifier, Monte Carlo	1.1K	712	4.6 時間	33 分	8.5 倍

\*DNC- 収束しない



## Analog FastSPICE Platform

### AFS Circuit Simulator

- フル SPICE 精度
- 5 倍-20 倍高速なパフォーマンス
- 1000 万要素以上のキャパシティ
- 解析の種類:
  - DC (.op および sweep)、AC、TRAN
  - ネットワーク解析、トランスファ関数解析
  - Monte Carlo、alter、sweep、.measure
  - AC ノイズ解析(.noise)

### AFS Mega-Solvers

- 高性能マトリクスソルバー
- 大規模なポストレイアウト回路向けに最適化

### AFS Multi-Core

- マルチスレッド:4 コアで最大 2 倍の高速化
- 大規模回路、ポストレイアウト回路に有効

### AFS Co-simulation

- Verilog<sup>®</sup> シミュレータとの HDL コシミュレーション

### AFS Transient Noise

- あらゆる回路のデバイスノイズ解析
- ホワイトノイズ、フリッカーノイズの解析

### AFS RF Analysis

- フルスペクトラム PSS、pnoise、osnoise
- 10 万要素以上の PSS 収束性
- Impulse Sensitivity Function 対応 (osnoise)

### AFS Nano

- 小規模ブロック向けフル SPICE 精度解析
- 最大 5,000 素子のキャパシティを ¥200,000 で
- 解析の種類:
  - DC、過渡解析、AC、.noise
  - ネットワーク解析、トランスファ関数解析
  - Monte Carlo、alter、sweep、.measure

### AFS Design Flow Integration

- 主要な EDA 環境とシームレスな統合が可能

### AFS WaveCrave Waveform Processor

- 多彩なシミュレーション結果表示機能

### 精度

Berkeley Design Automation は AFS Platform が主要な“ゴールデン” SPICE シミュレータ SPICE 誤差設定 (通常デフォルトで期待される信号の ~0.1% またはそれ以下) まで一致した波形を出力することを保証します。最も高い感度が要求される解析に対しても、AFS Platform はダイナミックレンジ 120 dB を超えるタイムドメイン精度を提供します。これには、真の動作点を生成し、フル回路マトリクスを処理し、オリジナルのデバイス方程式を各タイムステップでショートカットを全く使用することなく計算することが必要です。

### パフォーマンス

AFS Platform はシングルコア構成でも従来の SPICE シミュレータと比較して 5 倍-10 倍高いパフォーマンスを達成します。マルチコア処理では、さらに 2 倍のパフォーマンス向上が可能で、全体として 5 倍-20 倍のスピードアップが達成できます。これは精度を全く犠牲にすることなく、高度な数値解析技術と計算効率の向上により実現されています。

### キャパシティ

回路シミュレータの有効キャパシティは DC 収束性とパフォーマンスによって決まります。AFS Platform は 1000 万素子を超える回路に対しても安定して収束します。5 倍-20 倍高速なパフォーマンスとあわせ、AFS Platform は回路全体のパフォーマンスシミュレーションを実用的な時間内に実行することができます。

### 仕様

- 入力: 主要な SPICE ネットリストならびにモデル
- モデル サポート
  - Gummel-Poon、HICUM、Mextram、VBIC
  - BSIM3、BSIM4、BSIMSOI、MOS11、PSP
  - MOS1、MOS3、JFET、Diode、Juncap
  - Verilog-A、S-parameter、W-element
- 出力
  - PSF ASCII、PSF バイナリ、tr0、FSDB
  - Nutmeg ASCII、Nutbin、Nutbinf
- オペレーティング システム:
  - Linux または Solaris